

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-345462

(43)Date of publication of application : 14.12.1999

(51)Int.Cl.

G11B 20/14

(21)Application number : 10-152546

(71)Applicant : PIONEER ELECTRON CORP

(22)Date of filing : 02.06.1998

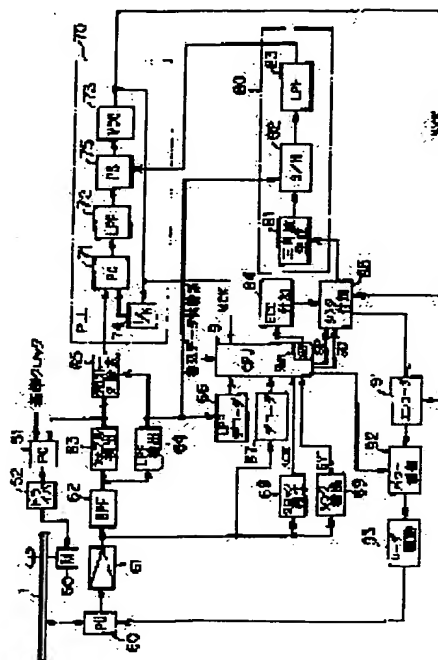
(72)Inventor : KURODA KAZUO
SUZUKI TOSHIO

(54) INFORMATION RECORDER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an information recorder adaptable to a recording form for a recording medium capable of smoothly continuing reproduction of written data and succeedingly write-once data.

SOLUTION: A wobble signal is detected by using a wobble detection circuit 63, etc., and a writing clock signal WCK synchronized with the wobble signal is generated by using a PLL circuit 70. Further, the clock signal WCK is counted with a detection signal SD of sync frame synchronizing information outputted from a CPU 9 as a trigger, by a sync additional circuit 85, and a synchronizing signal SY recorded on headers of respective sync frames is generated. Before the data is written in, a triangular wave is generated by a triangular wave generation circuit 81 based on the synchronizing signal SY, and the triangular wave is subjected to sample-and-hold with a pre-pit signal by a sample-and-hold circuit 82. A hold output is supplied to a variable capacitance of a phase shifting circuit 75 in the PLL circuit 70 through an LPF 83, and the phase of the writing clock signal WCK is adjusted so that the pre-pit signal is placed on the center of the pulse of the synchronizing signal SY.



LEGAL STATUS

[Date of request for examination]

27.05.2005

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

【特許請求の範囲】

【請求項1】 単位ブロック間隔の整数倍の間隔でプリビットが形成された記録媒体に、単位ブロック間隔で同期パルスを付加しながら記録情報を記録すると共に、既に記録された前記記録情報に継続する新たな前記記録情報を追加記録可能な情報記録装置であって、回転する前記記録媒体から得られる基準信号に基づいて記録用クロック信号を生成させるクロック信号生成手段と、前記プリビットを検出して検出パルスを生成させるプリビット検出手段と、前記クロック信号に基づく同期パルスを生成させる同期パルス生成手段と、前記検出パルスと前記同期パルスの位相差を検出する位相差検出手段と、検出した前記位相差が所定の基準値となるように前記クロック信号の位相を調整する位相調整手段と、を備えることを特徴とする情報記録装置。

【請求項2】 前記基準信号と前記記録用クロック信号との同期を取ると共に互いの信号の位相差を可変とするフィードバック制御手段を備え、前記位相調整手段は、前記検出パルスと前記同期パルスの位相差に応じて前記フィードバック制御手段の位相差についての制御量を調整する手段である、ことを特徴とする請求項1に記載の情報記録装置。

【請求項3】 前記基準信号と前記検出パルスとの位相差が所定の基準値になるように前記基準信号の位相を調整し、前記基準信号の読み取り誤差を除去する誤差除去手段を更に備え、前記位相調整手段は、前記誤差除去手段の位相調整量を、前記検出パルスと前記同期パルスの位相差に応じて調整する手段である、ことを特徴とする請求項1に記載の情報記録装置。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は、情報記録装置の技術分野に属するものであり、特に、同一箇所に一度だけ情報を書き込めるライトワンス(WO: Write Once)型や同一箇所に何度も情報を書き直せるリライタブル(RW: Rewritable)型の光ディスクの如き追加記録可能な記録媒体に情報を記録する情報記録装置の技術分野に属する。

【0002】

【従来の技術】 この種の情報記録装置においては、追加記録可能ディスクに情報データを書き込む場合、書き込むべき情報データに同期化を施しつつ、その情報データを書き込むための書込用クロック信号を生成する。換言すれば、生成した安定な所為周波数の書込用クロック信号に同期(例えば、いわゆるビット同期)をとりつつ情報データをディスクに書き込むのが通常である。この書込用クロック信号は、一般には、単独で発振出力可能な

例えば水晶発振器等の基準クロック発生器から発生される。

【0003】

【発明が解決しようとする課題】 しかしながら、既に情報データが一部または部分的に書き込まれているディスクに対して、その書込済みの情報データに引き続いて新たな情報データを書き込む追記または追加記録をなす場合、書込済みの情報データに使われた書込用クロック信号と新たな情報データに用いられる書込用クロック信号との間で位相の違いが生ずる可能性がある。

【0004】 この場合、新データ記録後に得られるディスクを読み取って、かかる前後の情報データを連続再生する動作において、当該前後の情報データの結合部近傍では、当該ディスクの読取データの同期用クロック信号を再生するのにしばしば困難となることがある。

【0005】 特に、或る1つの情報記録装置により情報データの書き込まれたディスクに対して、他の情報記録装置により追記を行った場合などは、これら情報記録装置が同種のものであったとしても、別個の発生源から各記録時において書込用クロック信号が生成されることとなり、位相のみならず周波数の異なる書込用クロック信号にて先行情報データとその後続情報データとが書き込まれてしまうことを否定できない。

【0006】 読取データの同期用クロック信号の再生には、読取信号を入力とするPLL(Phase Locked Loop)回路が用いられるが、位相や周波数において大差のある書込用クロック信号にて先行及び後続の情報データが記録されたディスクは、かかる先行データと後続データとの結合部近傍においてPLL回路の同期動作を大きく乱すこととなる。その結果、読取データの同期用クロック信号に基づいて読取データの復号処理を行うデコーダは、読取データ中の種々のデータを誤検出してしまうこともある。

【0007】 また、ディスクに書き込まれるデータは、上述したようなビット同期の他に、所定の情報量を担うデータブロック毎に特定の同期信号が配されるフォーマットを採って再生時の当該データブロックについての同期化がなされるようにされているが、このような特定同期信号にしても、書込用クロック信号に基づいてデータに配置される。従って、上述の如くして生ずる位相や周波数において大差のある書込クロック信号により、先行情報データに最後に配された特定同期信号と後続情報データに最初に配された特定同期信号との間隔が、それより前及び後の間隔に対して大きく相違してしまうこととなり、再生時における特定同期信号の検出不能や誤検出を招きかねない。特に、かかる特定同期信号の検出能力の低いプレーヤにおいては深刻な問題である。

【0008】 本発明は、このような問題に鑑みてなされたものであり、情報再生時において読取データの同期動作を乱すことなく書込済データとこれに後続して追記さ

れたデータとを円滑に連続再生することを可能とする記録媒体への記録形態を採ることのできる情報記録装置を提供することにある。

【0009】

【課題を解決するための手段】請求項1に記載の情報記録装置は、前記課題を解決するために、単位ブロック間隔の整数倍の間隔でプリピットが形成された記録媒体に、単位ブロック間隔で同期パルスを付加しながら記録情報を記録すると共に、既に記録された前記記録情報に継続する新たな前記記録情報を追加記録可能な情報記録装置であって、回転する前記記録媒体から得られる基準信号に基づいて記録用クロック信号を生成させるクロック信号生成手段と、前記プリピットを検出して検出パルスを生成させるプリピット検出手段と、前記クロック信号に基づく同期パルスを生成させる同期パルス生成手段と、前記検出パルスと前記同期パルスの位相差を検出する位相差検出手段と、検出した前記位相差が所定の基準値となるように前記クロック信号の位相を調整する位相調整手段とを備えることを特徴とする。

【0010】請求項1に記載の情報記録装置によれば、記録媒体を回転させ、記録媒体に記録された情報を読み取ることにより、基準信号が得られる。また、クロック信号生成手段により、この基準信号に基づく記録用クロック信号が生成される。従って、前記基準信号が常に一定の特性を示すように、例えば一定の周波数となるように記録媒体の回転を制御することにより、常に一定の周波数の記録用クロック信号が生成されることになる。その結果、追加前の記録情報と追加後の記録情報が同じ記録用クロック信号により記録されることになり、追加の前後において連続した再生が行われることになる。但し、追加前に用いた記録用クロック信号と追加時に用いる記録用クロック信号との間には位相差が生じることがある。そこで、プリピット検出手段により生成したプリピットの検出パルスと、同期パルス生成手段により生成した前記クロック信号に基づく同期パルスとの位相差を、位相差検出手段により検出し、検出した前記位相差が所定の基準値となるように、位相差調整手段により前記クロック信号の位相を調整する。従って、単位ブロック間隔で付加される前記同期パルスは、プリピットに対して常に一定の位置に設けられることになり、追加前の記録情報における同期パルスの間隔、及び追加後の記録情報における同期パルスの間隔、並びに追加前と追加後の接続部における同期パルスの間隔は何れも等しくなり、同期パルスを検出しながら行われる再生が追加前の記録情報から追加後の記録情報に至るまで円滑に行われることになる。また、同期パルスは記録用クロック信号に基づいて生成されるものであるため、同期パルスと検出パルスの位相差を所定の基準値に保つことにより、記録用クロック信号の位相が追加前の記録と追加後の記録で揃えられることになる。従って、追加前と追加後の双

方において、周波数が等しくかつ、位相の揃った記録用クロック信号により記録が行われることになり、追加前から追加後に至るまで誤検出のない良好な記録情報の読み出しが行われる。

【0011】請求項2に記載の情報記録装置は、前記課題を解決するために、請求項1に記載の情報記録装置において、前記基準信号と前記記録用クロック信号との同期を取ると共に互いの信号の位相差を可変とするフィードバック制御手段を備え、前記位相調整手段は、前記検出パルスと前記同期パルスの位相差に応じて前記フィードバック制御手段の位相差についての制御量を調整する手段であることを特徴とする。

【0012】請求項2に記載の情報記録装置によれば、フィードバック制御手段により、記録用クロック信号は基準信号に対して同期取りされる。そして、位相調整手段は、前記検出パルスと前記同期パルスの位相差が所定の基準値となるように、フィードバック手段の位相差についての制御量を調整するので、記録用クロック信号は基準信号と同期取りされるだけでなく、基準信号に対する位相が揃えられる。従って、常に一定の周波数で位相の揃った記録用クロック信号により記録が行われることになる。その結果、再生時においては、追加前の記録情報から追加後の記録情報に至るまで、誤検出を起こすことなく、かつ、連続性の保たれた円滑な再生が行われることになる。

【0013】請求項3に記載の情報記録装置は、前記課題を解決するために、請求項1に記載の情報記録装置において、前記基準信号と前記検出パルスとの位相差が所定の基準値になるように前記基準信号の位相を調整し、前記基準信号の読み取り誤差を除去する誤差除去手段を更に備え、前記位相調整手段は、前記誤差除去手段の位相調整量を、前記検出パルスと前記同期パルスの位相差に応じて調整する手段であることを特徴とする。

【0014】請求項3に記載の情報記録装置によれば、誤差除去手段により、前記基準信号と前記検出パルスとの位相差が所定の基準値になるように前記基準信号の位相が調整され、前記基準信号の読み取り誤差が除去される。すなわち、前記基準信号は常にプリピットを基準にして位相の揃った信号となる。そして、位相調整手段は、前記検出パルスと前記同期パルスの位相差が所定の基準値となるように、前記誤差除去手段の位相調整量を調整するので、基準信号は追加記録の前後に拘わりなく常にプリピットに対して位相の揃った信号となり、このような基準信号に基づいて生成される記録用クロック信号も、常に一定の周波数で位相の揃った記信号となる。その結果、再生時においては、追加前の記録情報から追加後の記録情報に至るまで、誤検出を起こすことなく、かつ、連続性の保たれた円滑な再生が行われることになる。

【0015】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照しつつ詳細に説明する。

【0016】まず、追加記録可能な記録媒体の1つとしてのDVD-R (Digital Video Disk-Recordable) に情報を書き込む際の一般的な物理フォーマットについて、図1乃至図3を用いて説明する。

【0017】DVD-Rに対して行われる誤り訂正処理は、ECC (Error Correction Code) ブロックをその誤り単位として行われる。かかるECCブロックは、図1に示されるデータセクタを基にして形成される。

【0018】DVD-Rに記録される原情報は、図1の如きデータセクタ20を複数個含む物理構造を成して構成される。1つのデータセクタ20は、その先頭から、データセクタ20の開始位置を示すID情報21と、当該ID情報21の誤りを訂正するためのID情報誤り検出コード (IED: ID Error Detection Code) 22と、予備データ23と、映像や音声またはコンピュータデータ等の当該ディスクに本来記録すべき主たる情報を担うデータ24と、データ24におけるエラーを検出するためのエラー検出コード (EDC: Error Detection Code) 25とが順に配されたブロックデータにより構成される。DVD-Rにおいては、このデータセクタ20が複数連続することにより記録すべき原情報が構成される。

【0019】このようなデータセクタ20は、図2のようにしてECCブロックの構築に使用される。

【0020】初めに、図2(A)に示されるように、1つのデータセクタ20を172バイト毎に分割し、分割されたデータ (以下、これをデータブロック33と称する) をそれぞれ垂直方向に並べる。そうすると、垂直方向には12行のデータブロック33が並ぶこととなる。

【0021】次いで、図2(B)に示されるように、各データブロック33に対してそれぞれ10バイトのECC内符号 (PI (Parity In) 符号) 31を割り当てる。ECC内符号31が、当該データブロック33の末尾に付加されることにより、1つの訂正ブロック34が構成される。この段階では、ECC内符号31を含む訂正ブロック34が垂直方向に12行並べられることとなる。そして、このようなECC内符号31の付加処理は、データセクタ20の16個分繰り返される。これにより、192行の訂正ブロック34が得られる。

【0022】図2(B)においては更に、上述した如き192行の訂正ブロック34が垂直方向に並べられて形成されるブロックデータに対して、今度は垂直方向に1バイト毎に分割し、分割されたデータに対して16個のECC外符号 (PO: (Parity Out) 符号) 32を付加する。なお、ECC外符号32は、前記訂正ブロック34のうち、ECC内符号31の部分に対しても付加される。

【0023】かくして、16個のデータセクタ20を含

む1つのECCブロック30が形成される。なお、以上の説明から判るように、1つのECCブロック30が担う総情報量は、

【数1】 $(172+10) \text{ バイト} \times (192+16) \text{ 行} = 37856 \text{ バイト}$

であり、このうち、情報データ24は、

【数2】 $2048 \text{ バイト} \times 16 = 32768 \text{ バイト}$ となる。

【0024】また、図2(B)においては、ECCブロック30を構成する各1バイトのデータに「#D.*」なる採番を施している。例えば、「D1.0」は第1行第0列に配置されている1バイトのデータを示しており、「D190.170」は第190行第170列に配置されている1バイトのデータを示している。従って、ECC内符号31は、第172列乃至181列に配置され、ECC外符号32は第192列乃至第207行に配置されることとなる。

【0025】更に、1つの訂正ブロック34は、DVD-R上には連続して記録されるので、当該ブロック全体のエラーが発生する可能性がある。しかし、図2(B)に示すように、ECCブロック30は、ECC内符号31とECC外符号32との双方を含むように構成されるので、図2(B)において水平方向に並んでいるデータの訂正をECC内符号31で行い、図2(B)において垂直方向に並んでいるデータの訂正をECC外符号32で行うことができる。これにより、図2(B)に示すECCブロック30内においては、水平及び垂直方向における二重の誤り訂正を行うことが可能となり、従来のCD (Compact Disk) 等に用いられている誤り訂正処理に比してより強力に誤り訂正ができる。

【0026】この点につき詳述すると、例えば、1つの訂正ブロック34 (上述のように、1行分のECC内符号31を含んで計182バイトのデータを含み、連続してDVD-R上に記録される。) が、全てDVD-Rの外傷等により破壊されたとしても、それを垂直方向から見ると、1列のECC外符号32に対して1バイトのデータ破壊でしかない。従って、各列に対応するECC外符号32を用いて誤り訂正を行えば、たとえ1つの訂正ブロック34の全てが破壊されていても、誤り訂正を行って正確に再生することができるのである。

【0027】かかるECCブロック30のDVD-Rに対する具体的記録形態は、図3に示される。なお、図3において、「D#.*」にて採番された1バイトデータは、図2(B)において同じく採番されたものと同一である。

【0028】ECCブロック30は、先ず、図3の最上段に示されるように、訂正ブロック34毎に水平方向に1列に並べられてインターリーブされる。これにより、図3の2断面に示されるように、16個のレコーディングセクタ40に変換される。かかる変換においては、1

つのレコーディングセクタ40は、2366バイト(37856バイト÷16)の情報を含むこととなり、この中には、データセクタ20、ECC内符号31またはECC外符号32が混在している。但し、各レコーディングセクタ40の先頭には、データセクタ20におけるID情報21(図1参照)が配置される。

【0029】この1つのレコーディングセクタ40は、図3の3段目に示されるように、91バイト毎のデータ41に分割され、それぞれにヘッダHが付加される。その後、このヘッダ付加状態のレコーディングセクタ40は、8-16変調され、図3の最下段に示されるように、データ41及びそのヘッダ毎にシンクフレーム42に変換される。変換後は、1つのシンクフレーム42は、ヘッダH'とデータ43とにより構成されることとなる。また、1つのシンクフレーム42の情報量は、

【数3】 $91\text{バイト} \times 8 \times (16/8) = 1456$ チャネルビット(但し、シンク情報を含めると1488チャネルビット)となり、このシンクフレーム42が連続した形態でDVD-Rに書き込まれる。このとき、1つのレコーディングセクタ40は、26個のシンクフレーム42を含むこととなる。

【0030】以上説明した物理フォーマットに従って、DVD-Rに情報を記録することにより、当該情報を再生する際に8-16復調及びデインターリーブを行えば(図3参照)、元のECCブロック30を復元することが出来、上述したような強力な誤り訂正を行って情報を正確に再生することができる。

【0031】かくして、DVD-Rには、図3の最下段に示されるようなシンクフレーム系列の形態で情報が記録されるが、その記録は、DVD-Rにおいては予め定められたトラックにおいてなされる。

【0032】図4は、かかる情報の記録箇所を担うトラックを含むDVD-Rの記録層の構造を示している。

【0033】図4において、DVD-R1は、色素膜5が成膜され前記シンクフレーム系列の情報書込可能なグルーブトラック2と、グルーブトラック2に隣接しかつグルーブトラック2に読取光または書込(記録)光としてのレーザービームBを誘導させるためのランドトラック3とが形成されている。グルーブトラック2は、レーザービームBの発生源側から見て凹状にして、ランドトラック3は、導発生源側から見て凸状にして、ビームBを反射するための光反射面としての金蒸着面6を担持するよう形成されている。

【0034】グルーブトラック2は、当該ディスクの平坦面に平行な方向に所定の周波数(例えば、当該ディスクの適正回転速度に対応する周波数)で波状にうねる、いわゆるウォブリングが施されている。かかるウォブリングを用いることにより、情報読取時には、当該ディスクの回転制御を行うことが可能である。

【0035】ランドトラック3には、DVD-R1の記録位置を示すアドレス情報や記録タイミングを制御するためのタイミング制御情報等の記録制御情報を担うプリビット4が形成される。

【0036】かかるグルーブトラック2及びランドトラック3はもとより、前記ウォブリングやプリビット4は、DVD-R1の作製時に予め形成される。付言すれば、ウォブリングやプリビット4は、初めての情報を書き込む前に既に形成(記録)されている既成記録情報を担うものである。

【0037】このような構造を有するDVD-R1の情報記録時には、光ビームBの中心がグルーブトラック2の中心と一致するように光ビームBがDVD-R1に照射されグルーブトラック2に前記シンクフレーム系列に対応するビットが形成される。この時、光ビームBのスポットSPの大きさは、図4に示されるように、当該スポットの一部がランドトラック3にも照射されるように設定される。また、このランドトラック3に照射された光スポットSPの一部の反射光を用いてアッシュプル法によりプリビット4が検出されてそのプリビットが示す当該ディスク固有の既成記録情報が取得される。更に、グルーブトラック2に照射されている光スポットSPの反射光を用いてグルーブトラック2のウォブリングに応じたウォブル信号を検出し、このウォブル信号に基づいたDVD-R1の回転制御が行われる。

【0038】グルーブトラック2とこれに書き込まれるシンクフレーム系列のデータ並びにランドトラック3に形成されるプリビット(以下、LPP(Land Pre Pit)と称する)4は、図5の如き対応関係とされる。

【0039】図5に示されるように、グルーブトラック2には、その中心線に沿って記録情報であるシンクフレーム系列のデータが記録される。かかる記録に際しては、グルーブトラック2が呈する8つのウォブリング周期につき1つのシンクフレームが記録されるよう制御される。ウォブリング周波数は、全てのシンクフレームに渡り140kHz(適正読取レート換算値)一定とされる。

【0040】シンクフレームの先頭には、先の図3において説明したように、ヘッダH'が配されており、そのヘッダには同期信号SYが先端に割り当てられている。この同期信号SYは、シンクフレームの同期をとるために設けられており、14Tの長さの同一波形シンボルを有する。ここで、Tは、図3の3段目に示されるような8-16変調前のデータ系列におけるビット間隔に相当する。シンクフレームは、1488Tの長さを有する。

【0041】一方、LPP4は、図5に上向き矢印に対応する位置に形成される。すなわち、図5においてはグルーブトラック2のウォブリングによって呈される波の山及び谷の一方に対応する位置であってしかもシンクフレームにおける先頭から数えて3つの当該位置に隣接す

るランドトラック2において形成されるようにしている。但し、1つのレコーディングセクタ(図3参照)においては、偶数番目のシンクフレーム(EVENフレーム)にのみまたは奇数番目のシンクフレーム(ODDフレーム)にのみLPP4が形成されるようにしている。図5においてはEVENフレームのみLPP4が形成された場合を示しており、上向き点線矢印に対応する位置にはLPP4が形成されない。シンクフレームの先頭の最も近くに配されるLPP4は、同期用に設けられるもので、定められた偶数または奇数番目のフレームに対応して必ず配されるようにしている。かかる同期用LPP4は、DVD-Rの記録面上のアドレス情報を担うものであり、レコーディングセクタ単位でそのアドレス情報が識別される。

【0042】本実施形態においては、後述する書込用クロック位相調整回路により、グルーブトラック2に書き込まれるシンクフレームデータ中の同期信号SYの記録位置を、LPP4の形成位置に対して常に一定となるように構成されている。

【0043】本実施形態による情報記録装置は、以上のような形態で既成記録情報が形成され、且つシンクフレーム系列データが書き込まれるDVD-Rを扱うことができるものであり、以下、その詳細について説明する。

【0044】図6は、かかる情報記録装置の概略構成を示す図である。

【0045】図6において、DVD-R1(以下、単にディスクと呼ぶ)は、スピンドルモータ50により回転されつつ読取光レベル及び書込光レベルの双方にてレーザ光を出力可能な光ヘッドとしてのピックアップ60によりそのレーザ光が照射される。ディスクに入射したこのレーザ光は、当該ディスクの反射面(図4参照)に達すると共に記録情報に応じた状態の反射光となってピックアップ60に導かれる。

【0046】ピックアップ60は、受光素子を含む光電変換回路を内蔵しており、ディスクからの反射光を受光し且つその受光レベル及び状態に応じた光電変換をなす。その光電変換出力は、読取信号として再生増幅器61に供給される。

【0047】再生増幅器61は、供給された読取信号を増幅し、増幅された読取信号を帯域通過フィルタ(BPF)62を介してウォブル検出回路63及びLPP(プリビット)検出回路64に供給する。

【0048】ウォブル検出回路63は、読取信号から前記ウォブリングに対応した基準信号としてのウォブル信号を検出または抽出し、これをクロストーク除去回路65の一入力に供給する。

【0049】プリビット検出手段としてのLPP検出回路64は、読取信号から前記プリビット4を検出し、その検出結果に応じたプリビット信号を生成する。プリビット信号は、クロストーク除去回路65の他入力に供給

されると共に、プリビット(LPP)デコーダ66に供給される。

【0050】誤差除去手段としてのクロストーク除去回路64は、ウォブル信号に含まれるクロストークに起因したジッタ成分をプリビット信号に基づいて除去する機能を有し、除去後のウォブル信号を、ウォブル同期クロック生成用PLL回路70に供給する。得られるウォブル信号は、時間軸上、スピンドルサーボ等の時間軸サーボでは取りきれない残留エラーに基づくプリビット信号の検出精度に依存した精度を持つこととなる。別言すれば、得られるウォブル信号は、残留エラーによるプリビット信号の誤差(±5T程度)を含むということである。

【0051】PLL回路70は、クロストーク除去されたウォブル信号を一入力としてこれを他入力信号と位相比較し両者の位相差に応じた誤差信号を出力する位相比較回路(PC)71と、誤差信号の低周波成分を通過せしめる低域通過フィルタ(LPF)72と、バリキャップを含んで構成され、後述する書込用クロック位相調整回路80からの位相調整信号に基づいて位相差分のDC成分をバリキャップに印加することにより、バリキャップの静電容量を変化させ、位相を遅れ側または進み側にシフトさせる位相調整手段としての移相回路(PS)75と、移相回路75を介して供給される低域通過フィルタ72の出力に応じて発振周波数を変化させるVCO73と、VCO73の発振出力クロック信号を分周してウォブル信号と同等の周波数の信号を生成し位相比較回路71の他入力に供給する分周器74とによって構成される。このVCO73の出力クロック信号が、書込用クロック信号WCKとして用いられる。従って、書込用クロック信号WCKは、PLL回路70によってウォブル信号と位相同期がとられ、後述するエンコーダ91及びシンク付加回路84に供給される。PLL回路70は、クロック信号生成手段に対応する。

【0052】再生増幅器61からの増幅された読取信号は、また、主データデコーダ67、ビットクロック再生回路68及びシンク検出回路69に供給される。

【0053】主データデコーダ67は、読取信号に対して、8-16復調やデインターリーブのデータ処理を含み、且つECCブロックから誤り訂正処理を行いつつデータ24を復元する処理を施し(図1乃至図3参照)、復元されたデータは、CPU9に転送される。CPU9は、この転送された復元データを、実際の音響出力や映像出力またはデータ出力をなすための図示せぬ再生データ処理系に送る。これに対しLPPデコーダ66は、検出されたプリビット信号から、ディスクの記録面における記録位置を示すアドレス情報やシンクフレーム同期情報を検出し、これらをCPU9に送る。CPU9は、このプリビット信号に基づくアドレス及びシンクフレーム同期情報を使って、種々の処理を行う。

【0054】クロック再生回路68は、読取信号が担うデータのビット同期用クロック（周期Tを有する）を再生するものであり、読取信号に含まれる同期信号SY（図5参照）を検出することにより行われる。このクロック再生回路68の出力は、再生クロックRCKとしてCPU9に供給される。

【0055】シンク検出回路69は、読取信号に含まれる同期信号SYを検出し、その検出にตอบสนองして例えばパルス状のシンク検出信号SY'を発生する。かかるシンク検出信号SY'は、CPU9に供給される。

【0056】ECC付加回路84は、書き込むべきデータの原信号に上述したECC内符号31やECC外符号32を付加してECCブロック30を構成すると共に、当該ECCブロック30に対してインターリーブを施す処理を行う。書き込むべきデータの原信号は、図示せぬ書込データ供給系からCPU9の内蔵メモリ9mに一旦格納され、CPU9が判断した所定のタイミングで順次読み出され、ECC付加回路84に転送される。

【0057】同期パルス生成手段としてのシンク付加回路85は、書込用クロック信号に同期して計数を行うと共に、LPPデコーダ66からの出力に基づきCPU9から出力される検出シンクフレーム信号SDをトリガーとして動作を開始するカウンタを備えており、所定周期毎に14Tに相当する長さの書込用の同期信号SYを生成しエンコーダ91に出力する回路である。また、シンク付加回路85には、バッファが備えられており、前記ECC付加回路84から出力されるインターリーブの施されたデータは一旦バッファに格納され、書込用クロック信号WCKに同期してエンコーダ91に転送される。バッファ内のデータは転送は、書込用の同期信号SYの出力後に行われるため、エンコーダ91に対して供給されるデータは、図3の3段目に示されるように、ヘッダHとして同期信号SYが付加された91バイト毎のデータとなる。また、シンク付加回路85には、後述する位相調整回路80の三角波生成回路81に対する同期信号SYの出力経路が設けられており、この出力経路からは、前記検出シンクフレーム信号SDのトリガー入力後において、書込動作が行われているか否かに拘わらず、同期信号SYが出力される。そして、CPU9から書込動作の開始を示す書込スタートパルス信号SPが出力されると、この書込スタートパルス信号SPをトリガーとして、書込用の同期信号SY及び前記91バイト毎のデータをエンコーダ91に出力する。

【0058】エンコーダ91は、シンク付加回路85から出力されたディスクへ書き込むべきデータの終段符号化を行う。ここでは先の図3に参照されるような8-16変調をなすための符号変換がなされる。エンコーダ91により最終的に符号化されたデータは、パワー制御回路92に送られる。

【0059】パワー制御回路92は、書込モードにおい

て、エンコーダ91から送られた符号化データに応じたレーザーパワーを指定するための制御信号を発生し、レーザー駆動回路93は、この制御信号に応じた実際のピックアップ光源レーザーに即したレベルの駆動信号を発生する。これにより、ピックアップ60がディスクに照射する記録（書込）用レーザー光の強度は、符号化データに対応して変化せしめられることとなる。これに対し読取モードにおいては、パワー制御回路92は、エンコーダ91から送られた符号化データには応じず、読取用の低レベルかつ略一定なレーザーパワーを指定するための制御信号を発生し、レーザー駆動回路93は、この制御信号に応じた実際のピックアップ光源レーザーに即したレベルの駆動信号を発生する。これにより、ディスクは、ピックアップ60の照射する一定な低レベルの読取用レーザー光によって読み取られることになる。

【0060】ウォブル検出回路63の出力ウォブル信号はまた、既述したように、ディスクの回転制御にも使用される。具体的には、図示せぬ局部発振器より供給された基準クロック信号を一方の入力とする位相比較器51の他方の入力に、ウォブル信号が供給されける。位相比較器51は、2つの入力の周波数誤差及び位相誤差を得、これに応じたスピンドル制御信号をドライバー回路52に供給し、ドライバー回路52は、スピンドル制御信号に応じたモータ50の駆動信号を発生する。これにより、読取信号から検出されるウォブル信号の周波数が基準クロック信号の周波数に一致するようにモータ50の回転制御がなされることとなる。

【0061】位相差検出手段としての位相調整回路80は、シンク付加回路85から出力される書込用の同期信号SYの立ち下がりエッジから三角波を生成する三角波生成回路81と、この三角波をLPP信号の出力タイミングでサンプリングし、ホールドするサンプルホールド（S/H）回路82と、サンプルホールド回路82の出力をDC成分にした後、上述したPLL回路の移相回路75のバリキャップにそのDC成分を出力するローパスフィルター（LPF）83から構成されている。書込用クロック信号WCKに同期して生成される書込用の同期信号SYのLPP信号に対する位相がずれ、同期信号SYの中心がLPP信号の出力タイミングに一致しない場合には、この位相差に応じた電圧がPLL回路70の移相回路75のバリキャップに供給され、同期信号SYの中心がLPP信号の出力タイミングに一致するように、書込用クロック信号WCKの位相が調整される。

【0062】次に、この情報記録装置の動作について説明する。

【0063】図7は、図6に示される情報記録装置の、ディスクに既書き込まれている一連の書込済データ（以下、旧データと言う）に対しこれに改めてデータ（以下、新データと言う）を後続させ追加して書き込む追加記録モードにおける各部動作波形及び動作形態を示

すタイムチャートである。

【0064】本実施形態においては、図7の(A)段に示されるように、旧データの書き込み終了時に、当該旧データの最終ECCブロック30Eの次に配されるべきECCブロック30Tの先頭レコーディングセクタ40Tにおける第1シンクフレーム42F及び第2シンクフレーム42Sの全データ部に対応するダミーデータ(以下、旧ダミーデータと言う)44を、同期情報SY及び対応するID情報21と共に当該旧データに続けて記録する。

【0065】このような形態でなされた旧データ書込済のディスクに対して、図示せぬ指令手段から追加記録開始指令が発せられると、CPU9は、図8及び図9に示されるような追加記録処理を実行する。

【0066】すなわちCPU9は、追加記録開始指令に応答して、先ず、読取モードを開始させる(ステップS1)。この処理においては、CPU9は、エンコーダ91からの尿力データに必ずことなくピックアップ60のディスク1への照射光の強度が当該記録面の書込作用を生じさせない程度の比較的低い一定の読取光レベルとなるようにパワー制御回路92を制御する。

【0067】次いで、CPU9は、旧データのうち、最後の旧データが記録されているレコーディングセクタ40Eの先頭側ID情報21を検索するため、当該ID情報21に対応する番地であるN番地をサーチする(ステップS2)。この処理は、デコーダ67の出力信号に基づいて実行される。

【0068】なお、ここでは、旧データのうち、最後のECCブロック30Eにおける最後のレコーディングセクタ40Eのデータの先頭側に配されたID情報21が示す番地がN番地であるとし、それに引き続いて旧ダミーデータ44が記録されているレコーディングセクタ40Tの先頭側に配されたID情報21が示す番地が(N+1)番地であるとしている。

【0069】N番地に対応するID情報21が検出されると(図7の時刻t1参照)、当該N番地に対応するID情報21に引き続いてレコーディングセクタ40Eに記録されているデータ及びその後続レコーディングセクタ40Tのデータの読み取りを開始する(ステップS3)。

【0070】そして、CPU9は、(N+1)番地に対応するID情報21が検出されたか否かを、読取データの復調出力すなわちデコーダ67の出力信号に基づいて判定する(ステップS4)。ステップS4において、(N+1)番地に対応するID情報21が検出されない場合は、それが検出されるまでデータの読み取りを継続する。

【0071】ステップS4において(N+1)番地に対応するID情報21が検出された場合(図7の時刻t2参照)、CPU9は、今度は検索目標を当該(N+1)

番地のID情報21に対応するレコーディングセクタ40Tにおける第2シンクフレーム42Sとして、さらに進行して得られる読取データに基づいて検索を行う(ステップS5)。より詳しくは、CPU9は(N+1)番地のID情報21検出後における当該第2シンクフレーム42S先頭の同期信号の検出信号SY'をシンク検出回路69より受信し、その受信タイミングをもって当該第2シンクフレーム42Sの到来を検知するのである。

【0072】こうして第2シンクフレーム42Sが検知されると(図7の時刻t3参照)、CPU9は、クロック再生回路68からの再生クロックRCKのカウントを開始する(ステップS6)。

【0073】そして、このカウント値が1シンクフレーム分に相当する1488Tに達したか否かが判定され(ステップS7)、1488Tに達した場合には、シンク付加回路85に対して書込スタートパルスSPを出力すると共に(図7の時刻t4参照)、制御モードを書込モードに切り換える(ステップS8)。この処理においては、CPU9は、エンコーダ91からの入力データに応じて、ディスク記録面に書込作用を生じ得る書込光レベルとそうではない読取光レベルとの間でピックアップ60のディスク1への照射光の強度を変化させるような記録モードにパワー制御回路92を制御する。

【0074】これにより、エンコーダ91の出力データのうち、図7の(E)段に実線で示されるような第3シンクフレーム以降のデータがパワー制御回路92に取り込まれディスク1に記録されることとなる。図7(E)段に点線で示されるエンコーダ91の出力データは、パワー制御回路92に転送されるものの読取モードが設定されているが故に、パワー制御回路92の出力に反映されていないことを示している。なお、データを書き込まないときでもピックアップ60の照射光を再生パワーに設定し続けるのは、ディスク上の情報記録トラック(グルーブトラック)をトラッキングするためトラッキングサーボ制御用の反射光が必要であるからである。

【0075】また、書込スタートパルスSPがシンク付加回路85に出力されると、シンク付加回路85から書込用の同期信号SY及び91バイトごとのデータが書込用クロック信号WCKに同期してエンコーダ91に転送され、エンコーダ91においても書込用クロック信号WCKに同期して8-16変調及び変調後のデータのパワー制御回路92への転送が行われることになる。そして、この書込用クロック信号WCKは、クロストーク除去回路65によりクロストークが除去されたウォブル信号に対して、PLL回路70により同期が取られた信号であり、更に、位相調整回路80により、同期信号SYの中心(パルス幅をTとする時、T/2の位置)がLPP信号の中心(パルス幅をT'とする時、T'/2の位置)が一致するように、位相が調整された信号であるため、新データの同期信号SYは、正確に追記位置(図7

に示す時刻も4のタイミングで示される位置)に記録される。

【0076】ここで、このように書込用クロック信号WCKの位相調整を行う回路の動作を図6のブロック図及び図9のタイミングチャートに基づいて詳しく説明する。

【0077】まず、書込用クロック信号WCKの基準となる信号であるウォブル信号は、図6に示すようにウォブル検出回路63により検出される。しかし、ウォブル検出回路63により検出されたウォブル信号は、図9(A)に示すように、クロストークによるジッタを有する信号である。そこで、本実施形態では、このようなクロストークをクロストーク除去回路65によって除去している。このクロストーク除去回路65は、図11に示すように、ジッタを有するウォブル信号を分周する分周器100と、分周されたウォブル信号とLPP信号との位相を比較する位相比較部101と、位相比較部101の出力信号を平滑化するイコライザ102と、イコライザ102の出力に応じて分周されたウォブル信号の位相をシフトする位相シフタ103とから構成される。図9(A)に示すようなジッタを有するウォブル信号を分周器100による分周すると、ウォブル信号はパルス状波形に成形され位相比較部101に入力される。位相比較部101においては、パルス状のウォブル信号とLPP信号との位相が比較され、これらの位相関係が図5に示すグループトラック2とLPP4との位相関係を保つ場合、すなわちパルス状のウォブル信号のHighの期間の中央位置にLPP信号が位置する場合には、出力電圧値を変化させず、ウォブル信号がLPP信号に対してこのような適正位置にない場合には、パルス状のウォブル信号の位相をLPP信号に対して進み位相または遅れ位相とするように出力電圧値を変化させる。この出力電圧値の変化は、イコライザ102によって平滑化され、位相シフタ103に供給される。位相シフタ103は、パルス状のウォブル信号の位相をイコライザ102の出力電圧に応じて変化させ、その結果、パルス状のウォブル信号は、図9(C)に示すように、ウォブル信号のHighの期間の中央位置にLPP信号が位置するような位相に揃えられ、クロストーク除去回路65から出力される。

【0078】PLL回路70には、このようにしてクロストークによるジッタが除去され、LPP信号に対して位相の揃えられたウォブル信号が入力される。PLL回路70においては、このようなウォブル信号と、書込用クロック生成回路(VCO)73からの出力を分周器74によってN分周した信号とを、位相比較回路(PC)71にて位相比較する。図9(E)に分周器74の出力信号を、また、図9(F)に位相比較回路71の出力信号の例を示す。そして、位相比較回路71の出力はLPG72にて図9(G)に示すようにDC成分として抽出

され、このDC成分が移相回路75を介して書込用クロック生成回路73に供給され、前記ウォブル信号と前記N分周された書込用クロック信号との位相差が所定の基準値になるように調整される。このようなPLL回路70により、書込用クロック信号生成回路73から出力される書込用クロック信号WCKは、図9(D)に示すようにクロストークによるジッタが除去されたウォブル信号に対して同期が取られた信号となり、シンク付加回路85あるいはエンコーダ91に供給されることになる。従って、旧データを書込む場合または新データを書込む場合とに拘わらず、常に一定の周波数の書込用クロック信号WCKにより書込みを行うことができる。

【0079】本実施形態では、更に、書込用クロック信号WCKに同期した書込用の同期信号SYと、LPP信号の間隔をほぼ一定にするため、前記PLL回路70内に移相回路75を設け、位相調整回路80により移相回路75を制御するように構成した。

【0080】位相調整回路80においては、図9(F)に示すようにシンク付加回路85から出力される書込用の同期信号SYが、三角波生成回路81に供給される。三角波生成回路81においては、同期信号SYの立ち上がりエッジに同期して図9(H)に示すような三角波が出力される。この三角波はサンプルホールド回路82に供給され、図9(H)に示すようにLPP検出回路64から出力されるLPP信号のパルス幅に相当する期間においてサンプリングされ、この期間にサンプリングされた電圧がホールドされる。そして、このホールドされた電圧は、LPF83により図9(J)に示すようにDC成分化され、PLL回路70の書込クロック信号生成回路73の前段に設けられた移相回路75のバリキャップに供給される。

【0081】同期信号SYは、シンク付加回路85において、CPU9から出力される検出シンクフレーム信号SDをトリガーとして、カウンタにより所定周期毎に出力される信号である。また、トリガーとなる検出シンクフレーム信号SDは、LPPデコーダ66により検出されたLPP信号に基づくシンクフレーム同期情報をCPU9からパルス信号として出力したものである。つまり、CPU9は、LPPデコーダ66からシンクフレーム同期情報を受け取ると、これをトリガーとして書込用クロック信号WCKを計数し、一定周期T1で検出シンクフレーム信号SDを出力し、シンク付加回路85においては検出シンクフレーム信号SDをトリガーとして書込用クロック信号WCKを計数して一定周期T2毎に同期信号SYを出力する。従って、LPP4と検出シンク信号SDと同期信号SYとの間には図10に示すような関係がある。特に、シンク付加回路85における計数値は、同期信号SYのパルスの中央にLPP信号が位置するように設定されている。従って、書込用クロック信号の位相のずれが生じていない場合には、LPP信号は同

期信号SYの中央に位置し、サンプルホールド回路82の出力は、三角波のピーク・ピーク電圧に対する中間値をとることになる。そこで、本実施形態では、この中間値を基準値として、この基準値に対応するLPF83の出力電圧がPLL回路70の移相回路75におけるバリキャップに供給された場合には、書込用クロック信号の位相は変化しない。しかし、何等かの原因で書込用クロック信号の位相が進んだ場合には、サンプルホールド回路82の出力は、前記基準値よりも小さくなり、バリキャップには、基準電圧よりも小さな電圧が供給されるため、バリキャップの静電容量が増大し、書込用クロック信号WCKの位相を遅らせる。また、逆に書込用クロック信号の位相が遅れた場合には、サンプルホールド回路82の出力は、前記基準値よりも大きくなり、バリキャップには、基準電圧よりも大きな電圧が供給されるため、バリキャップの静電容量が増大し、書込用クロック信号WCKの位相を進ませる。このようにして、同期信号SYは、LPP信号に対して常に一定の位置になるようにシンク付加回路85から出力され、記録媒体に書き込まれるので、新データの追記位置である図7に示す時刻4で示される位置に正確に書き込まれることになる。また、新データだけでなく、旧データについても同様にして同期信号SYが書き込まれるので、各シンクフレーム間における同期信号の間隔は、旧データエリア、及び新データエリア、並びに旧データエリアと新データエリアの接続部において、常に一定であり、同期信号の検出能力の低いプレーヤにおいても検出不能や誤検出を起こすことなく、良好に再生を行うことができる。

【0082】また、同期信号SYの位置をLPP信号に対して一定にするということは、書込用クロック信号のLPP信号に対する位相を常に一定にすることに相当するから、旧データエリアまたは新データエリアの何れのエリアにおいても、書込用クロック信号は位相が揃えられ、かつ、上述したPLL回路70により同一の周波数をもった信号であり、読取データの同期用クロック信号である再生クロック信号の再生に用いられるPLL回路を誤動作させることがない。

【0083】また、再生クロック信号の再生は、同期信号SYに基づいて行われるが、上述のように隣り合うシンクフレームにおける同期信号SYの間隔は常に一定であるので、上述したような再生クロック信号を用いた追加記録位置の算出を正確に行うことができる。

【0084】以上のように常に同一の位相及び周波数の書込用クロック信号に基づいて、また、LPP信号に対して一定の位置にある同期信号SYを用いて、新データの書き込みが開始された後は、CPU9は、エンコーダ91に転送すべき本来の新データが終了したか否かを判定する(ステップS9)。終了していない場合には、そのまま新データの記録を継続し、終了した場合には、記録終了時の最終処理として、当該データの最終ECCブ

ロック30の次に配されるべきECCブロック30の先頭レコーディングセクタ40における第1シンクフレーム及び第2シンクフレームの全データ部分に対応するダミーデータ44を、同期情報SY及び対応するID情報21と共に当該データに続けて記憶する(ステップS10)。この態様は、先述した旧データの記録終了時における処理と同様である。

【0085】ステップS13により記録終了時の付加的記録を含め全ての新データに関わる書込が終了すると、CPU9は、エンコーダ91からの入力データに応ずることなくピックアップ60のディスク1への照射光の強度が一定の読取光レベルとなるようにパワー制御回路92を制御して読取モードに切り換える(ステップS11)。こうして、新データの追加記録処理が終了する。

【0086】以上のように本実施形態によれば、書込済みデータと新データとを円滑に連続記録することができ、読み取りクロック信号の再生や、同期信号の検出において支障を来すことなく、書込済みデータと新データとを円滑に連続再生することができる。

【0087】なお、上述した実施形態では、移相回路75をPLL回路70に設けた例について説明したが、本発明はこれに限られるものではなく、移相回路75を設ける代わりに、図11に示すようにクロストーク除去回路65のイコライザ102の出力と位相調整回路80のLPF回路83の出力を加算器104により加算して、位相シフト103に供給するように構成しても良い。このように構成すれば、書込用クロック信号の基準となるウォブル信号の位相を、同期信号SYのLPP信号に対する位相差に基づいて調整できるので、上述した例と同様の効果を奏することができるだけでなく、回路構成を簡単化することができる。

【0088】また、同期信号SYのLPP信号に対する位置については、ディスクの偏心成分を考えると、同期信号SYの中心にLPP信号がくるように制御するのが理想的ではあるが、同期信号SYの立ち上がりエッジ(同期信号パルスの前側のエッジ)にLPP信号がくるように制御しても、ほぼ同様の効果が得られる。

【0089】また、上述した実施形態においては、追加記録される先頭レコーディングセクタ40Tの各シンクフレームには新データが格納される如く説明したが、特開平9-270171号公報に開示されているように、新データに代えてダミーデータを格納するようにしても良い。

【0090】また、上述した実施形態においては、記録媒体としてDVD-Rについて主に説明したが、他の追加記録可能な記録媒体に対して本発明は適用可能である。

【0091】また、上述した実施形態においては、単位ブロック間隔で付加される同期パルスとしてシンクフレーム同期信号SYを例に挙げたが、シンクフレームとは

異なる情報量の所定データブロック毎に配される他の同期信号を同期パルスとして本発明を実現することも可能である。

【 0 0 9 2 】

【発明の効果】以上説明したように、本発明の情報記録装置によれば、情報再生時において読取データの同期動作を乱すことなく書込済データとこれに後続して追記されたデータとを円滑に連続再生することを可能とする記録媒体への記録形態を採ることができる。

【図面の簡単な説明】

【図 1】DVD-R の原記録情報を担うデータセクタの構造を示す図である。

【図 2】図 1 のデータセクタを用いて構築される ECC ブロックの構造を示す図である。

【図 3】DVD-R に記録されるデータの物理フォーマットを示す図である。

【図 4】DVD-R の記録層の構造を示す斜視図である。

【図 5】DVD-R におけるグルーブトラックとこれに書き込まれるシンクフレーム系列のデータ並びにランドトラックに形成されるプリビットの対応関係を示す模式図である。

【図 6】本発明の一実施形態における情報記録装置の概略的構成を示すブロック図である。

【図 7】図 6 の情報記録装置の各部動作波形及び動作形態を示すタイムチャートである。

【図 8】図 6 の情報記録装置における CPU によって実行される追加記録処理の手順を示すフローチャートである。

【図 9】図 6 の情報記録装置における PLL 回路及び位相調整回路の動作を示すタイムチャートである。

【図 1 0】図 6 の情報記録装置に用いられる記録媒体のプリビットと、情報記録装置内で生成される検出シンクフレーム同期信号及び同期信号との関係を示すタイムチャートである。

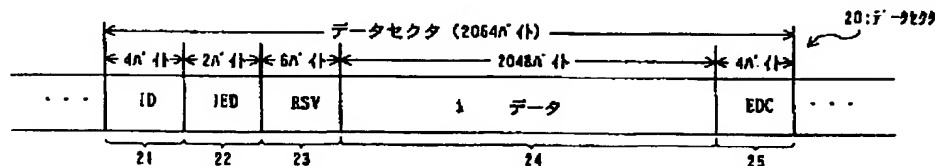
ャートである。

【図 1 1】本発明の情報記録装置における位相調整部の他の実施形態を示すブロック図である。

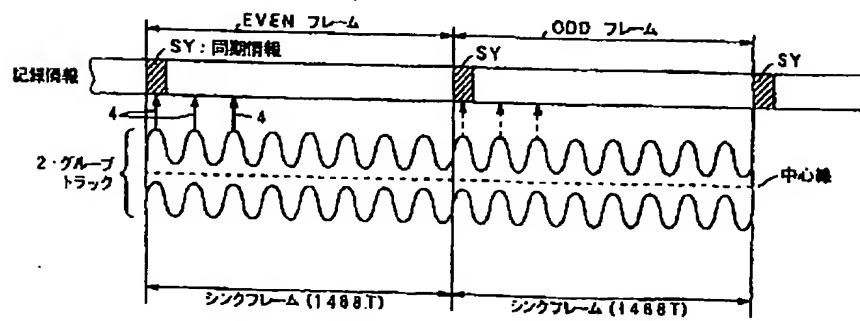
【符号の説明】

- 1...DVD-R
- 50...スピンドルモータ
- 51...位相比較器
- 52...モータドライバ
- 60...ピックアップ
- 61...再生増幅器
- 62...帯域通過フィルタ
- 63...ウォブル検出回路
- 64...プリビット検出回路
- 65...クロストーク検出回路
- 66...プリビットデコーダ
- 67...主データデコーダ
- 68...クロック再生回路
- 69...シンク検出回路
- 70...ウォブル同期原書込用クロック生成用 PLL 回路
- 71...位相比較回路
- 72...低域通過フィルタ
- 73...電圧制御型発振器
- 74...分周器
- 80...書込用クロック位相調整回路
- 81...三角波生成回路
- 82...サンプルホールド回路
- 83...低域通過フィルタ
- 84...ECC 付加回路
- 85...シンク付加回路
- 9...CPU
- 91...エンコーダ
- 92...パワー制御回路
- 93...レーザ駆動回路

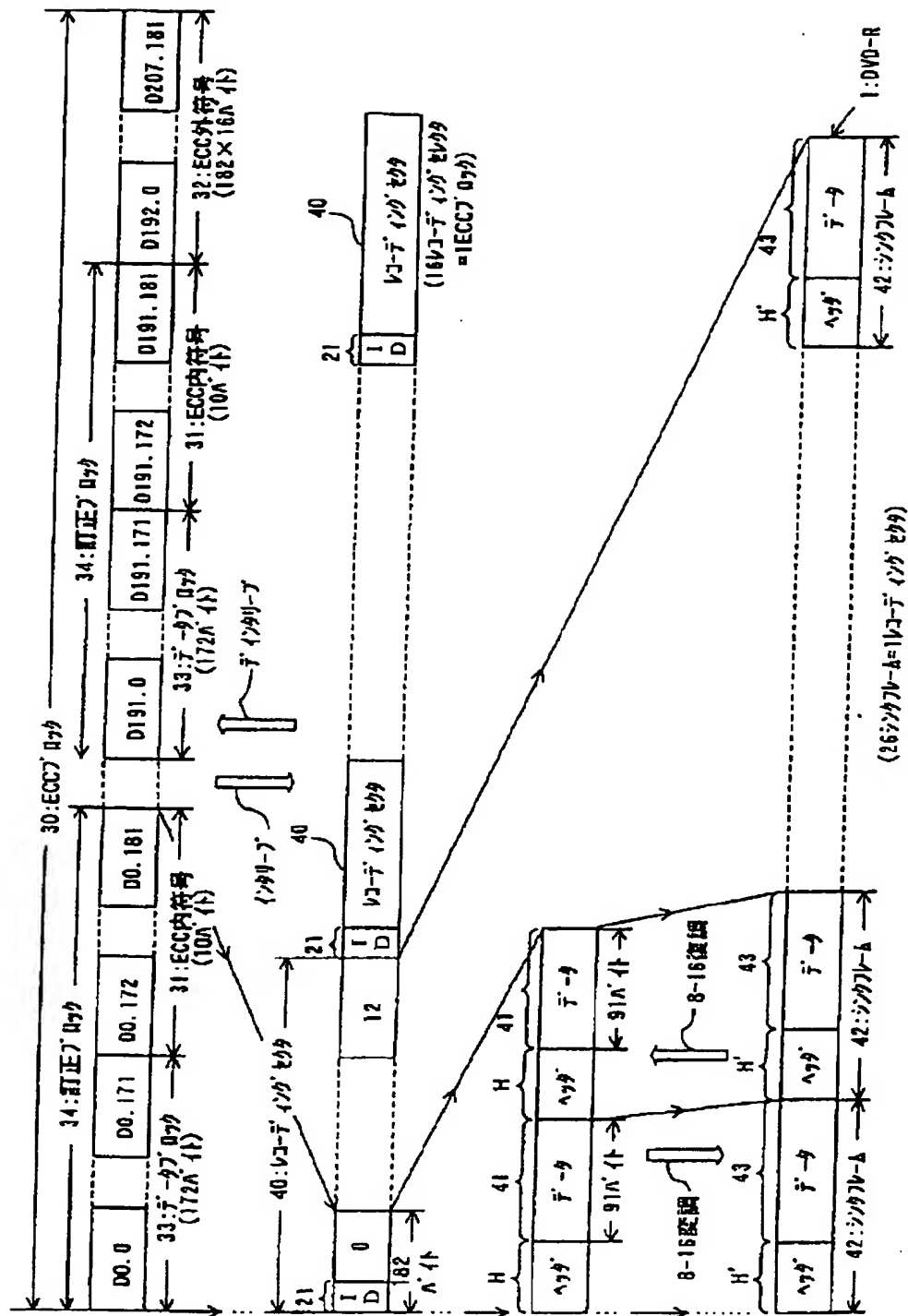
【図 1】



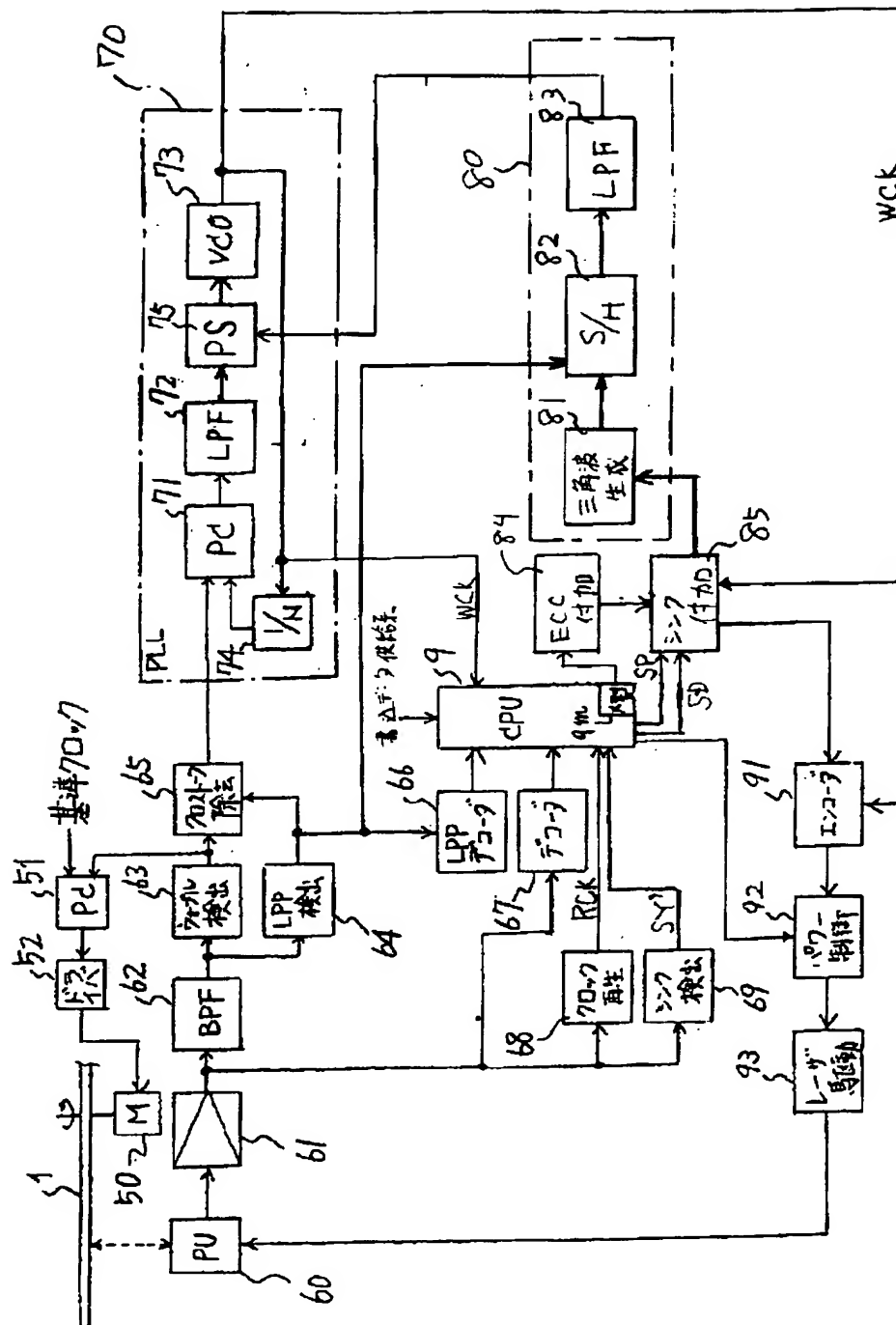
(B)



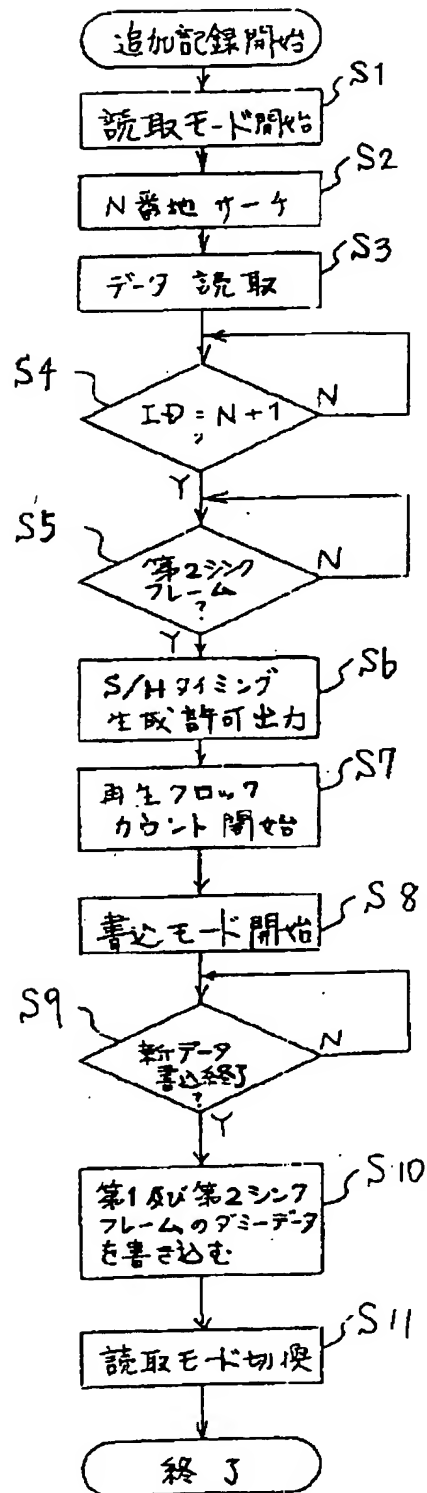
【図3】



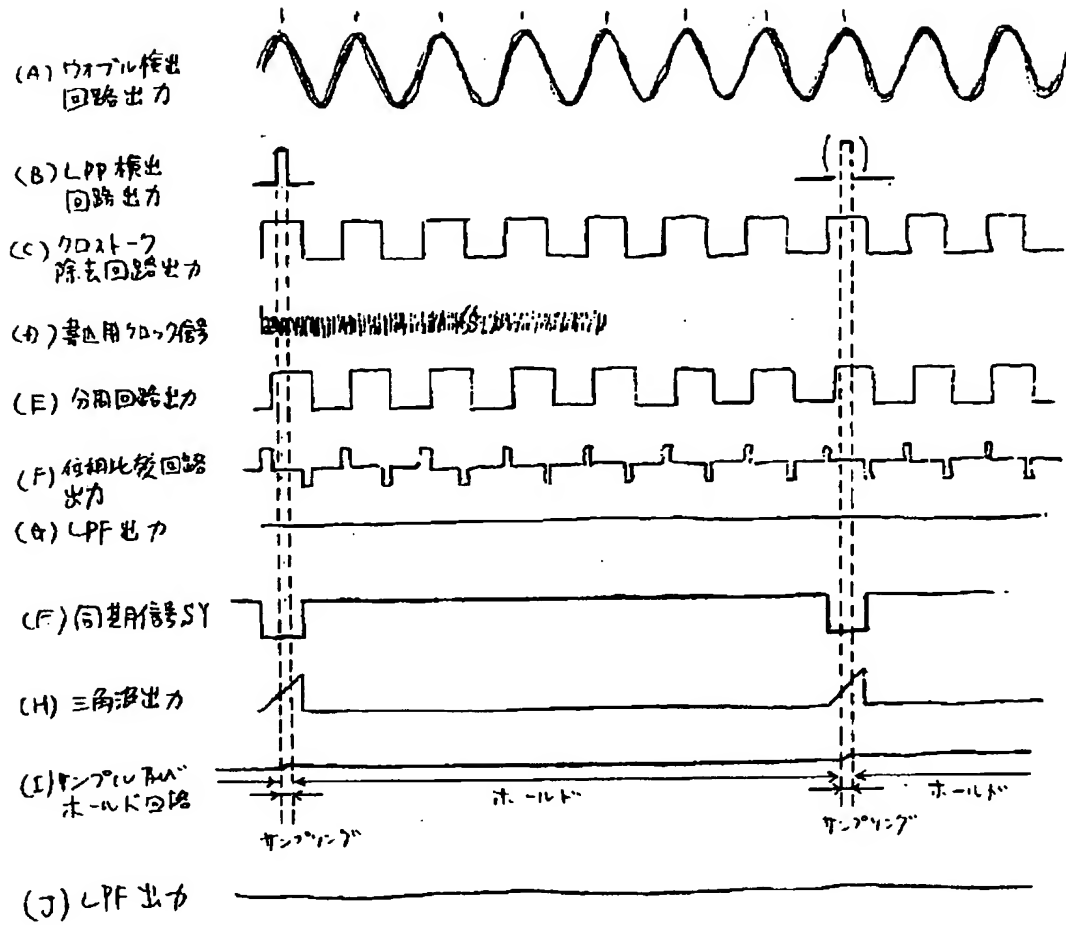
【図6】



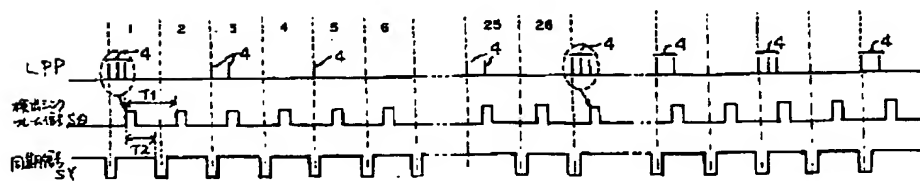
【図8】



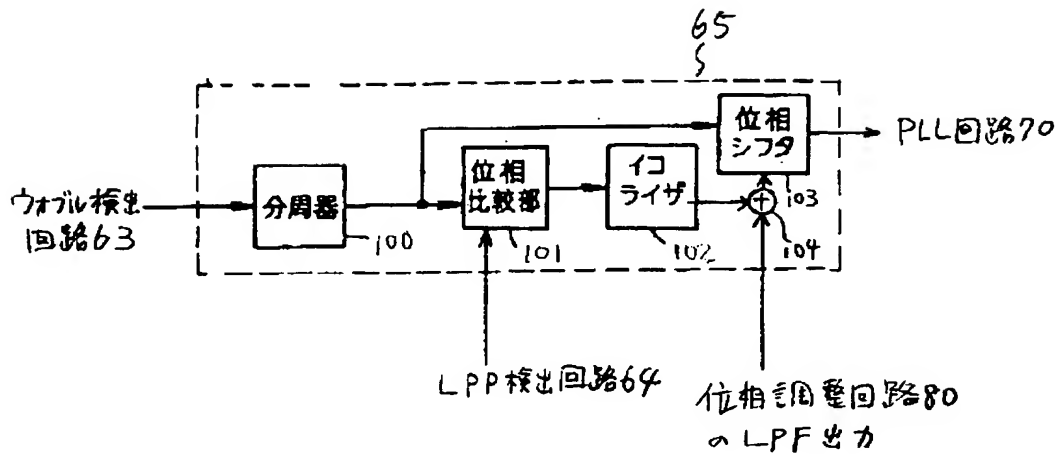
【図9】



【図10】



【図11】



【手続補正書】

【提出日】平成10年6月17日

【手続補正1】

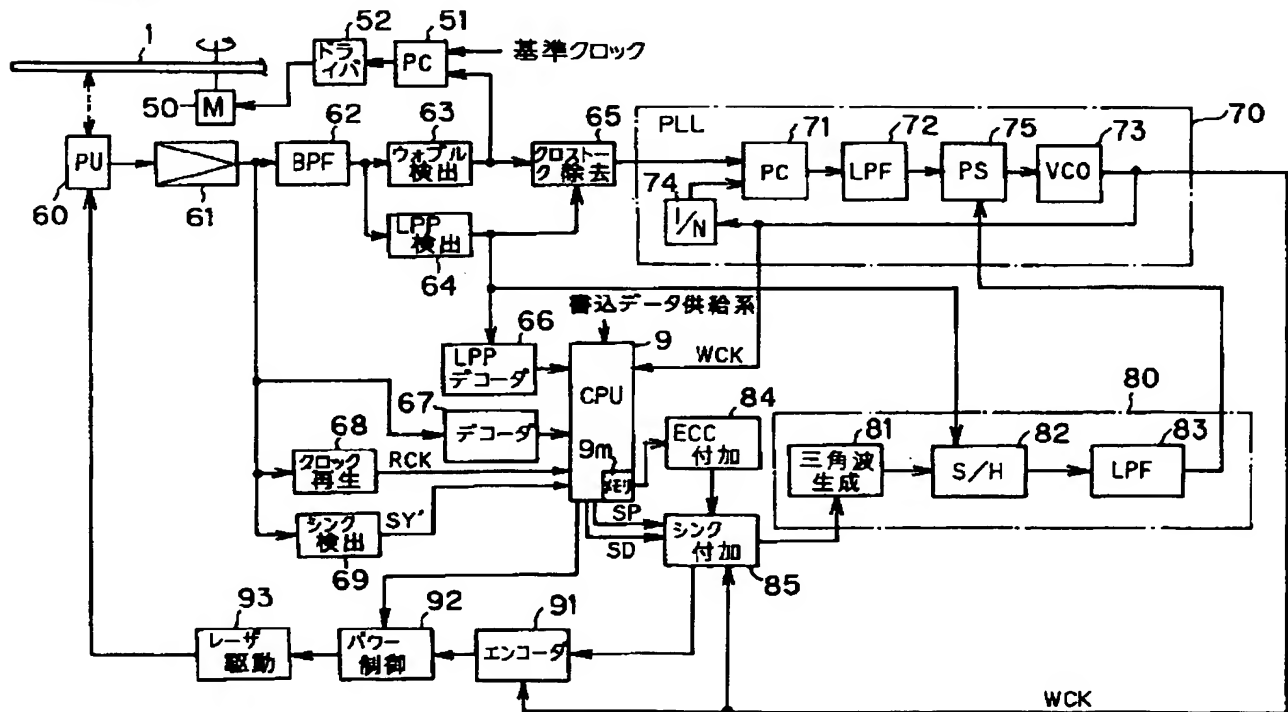
【補正対象書類名】図面

【補正対象項目名】図6

【補正方法】変更

【補正内容】

【図6】



【手続補正2】

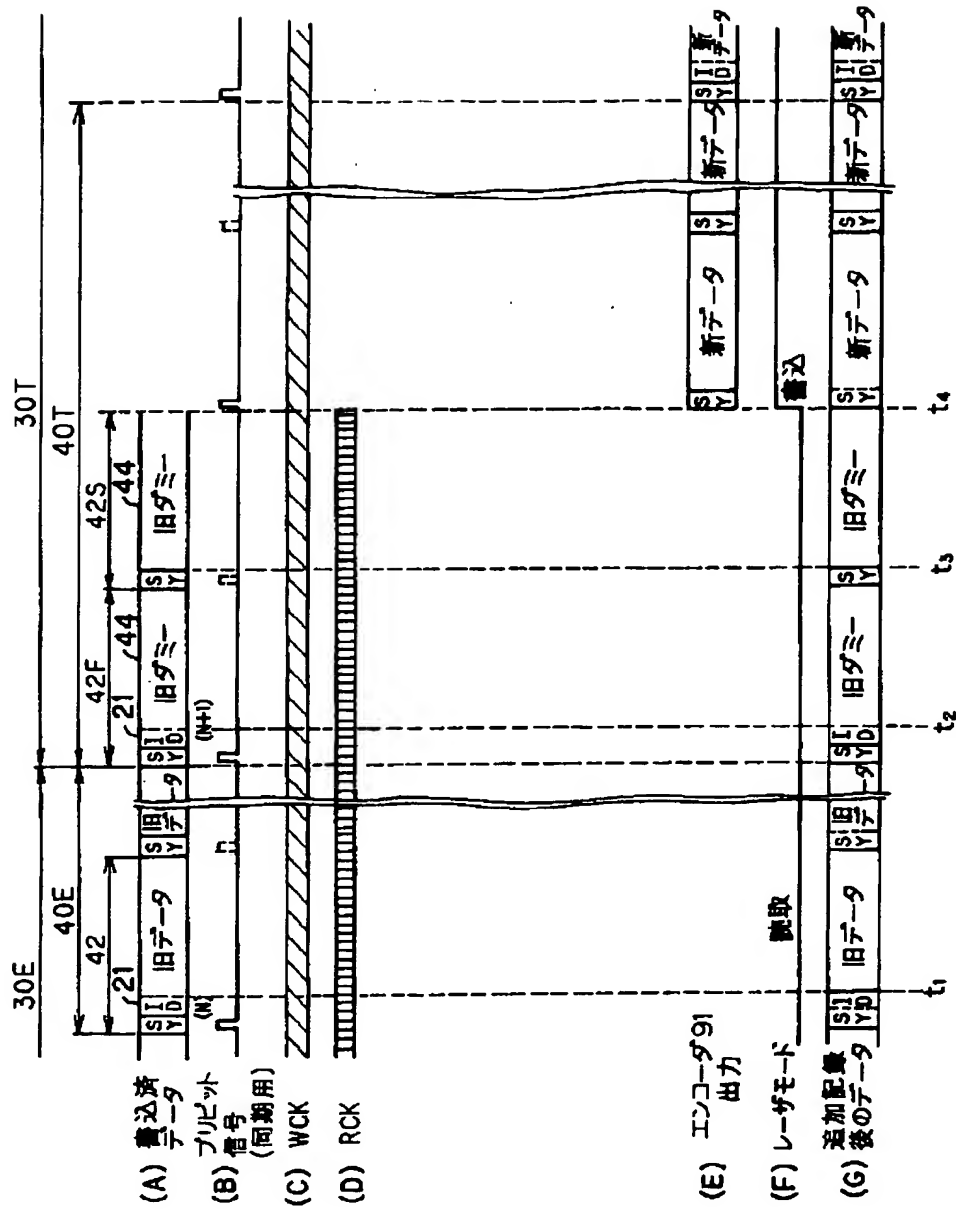
【補正対象書類名】図面

【補正対象項目名】図7

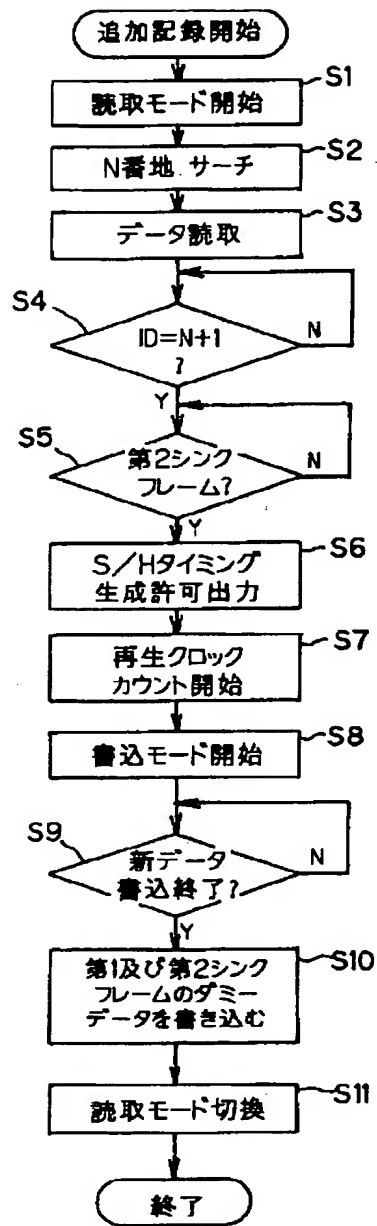
【補正方法】変更

【補正内容】

【図7】



【手続補正3】
 【補正対象書類名】図面
 【補正対象項目名】図8
 【補正方法】変更
 【補正内容】
 【図8】



【手続補正4】

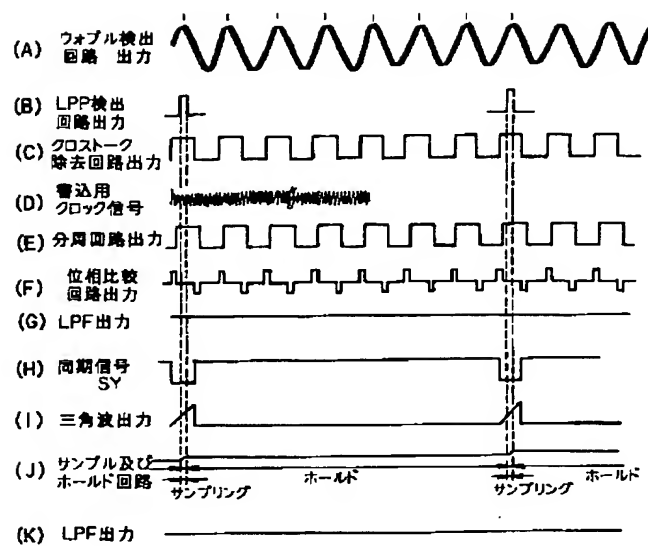
【補正対象書類名】図面

【補正対象項目名】図9

【補正方法】変更

【補正内容】

【図9】



【手続補正5】

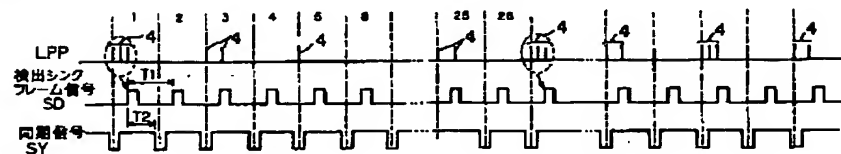
【補正対象書類名】図面

【補正対象項目名】図10

【補正方法】変更

【補正内容】

【図10】



【手続補正6】

【補正対象書類名】図面

【補正対象項目名】図11

【補正方法】変更

【補正内容】

【図11】

